Q1/ **what are the register essential in memory write and read operations?**

**How can perform write and read operation ?**

**ما هو السجل الأساسي في عمليات كتابة وقراءة الذاكرة؟**

**كيف يمكن تنفيذ الكتابة وقراءة العملية**

SOL/

Two registers are essential in memory write and read operations, the Memory Data Register (MDR) and Memory Address Register (MAR)

**The MDR and MAR are used exclusively by the CPU and are not directly accessible to programmers**

مسجلان أساسيان في عمليات كتابة وقراءة الذاكرة، وسجل بيانات الذاكرة (مدر) وسجل عنوان الذاكرة (مار)

يتم استخدام مدر و مار بشكل حصري من قبل وحدة المعالجة المركزية ولا يمكن الوصول مباشرة إلى المبرمجين

In order to perform a write operation:-

من أجل إجراء عملية الكتابة: -

* The word to be stored into the memory location is first loaded by the CPU into MDR يتم تحميل كلمة ليتم تخزينها في موقع الذاكرة لأول مرة من قبل وحدة المعالجة المركزية إلى مدر..
* The address of the location into which the word is to be stored is loaded by the CPU into a MAR.عنوان الموقع الذي يتم تخزين الكلمة فيه يتم تحميله بواسطة وحدة المعالجة المركزية إلى مار.
* A write signal is issuedتصدر by the CPU.يتم إصدار إشارة الكتابة تصدر من قبل وحدة المعالجة المركزية.

to perform a memory read operation:-

لأداء الذاكرة قراءة العملية: -

**1. The address of the location from which the word is to be read is loaded into the MARيتم تحميل عنوان الموقع الذي يتم قراءة الكلمة منه في مار..**

**2. A read signal is issued by the CPU**.يتم إصدار إشارة القراءة من قبل وحدة المعالجة المركزية

**3**-**The required word will be loaded by the memory into the MDR ready forيتم إصدار إشارة القراءة من قبل وحدة المعالجة المركزية**

SolQ2/**what are the main register in fetching an instruction for execution ?ما هو السجل الرئيسي في جلب تعليمات للتنفيذ؟**

SOL/

**Two main registers are involved in fetching an instruction for execution:**

**1 the program counter (PC)**

**2 instruction register (IR).**

**وتشترك سجالتان رئيسيتان في إحضار تعليمات للتنفيذ:**

**1 عداد البرامج (بيسي)**

**2 سجل التعليمات (إر).**

**SOL Q3/**

**A *bus* is a group of parallel wires that transfer data from one part of the computer to another**.

**A computer system usually contains four bus types:**

1 -data

2 -I/O

3-control

4- address

الحافلة هي مجموعة من الأسلاك المتوازية التي تنقل البيانات من جزء من الكمبيوتر إلى آخر.

نظام الكمبيوتر عادة ما يحتوي على أربعة أنواع الحافلات:

1-داتا

2 -I / O

3-السيطرة

4- العنوان

SOL Q4/

**A *bus* is a group of parallel wires that transfer data from one part of the computer to another**.

1-One-Bus Organization

2-TWO-Bus Organization

3-three-Bus Organization

الحافلة هي مجموعة من الأسلاك المتوازية التي تنقل البيانات من جزء من الكمبيوتر إلى آخر.

1-واحد الحافلات المنظمة

2-اثنين من الحافلات المنظمة

3-ثلاثة-الحافلات المنظمة

SOL Q5/

**Q6 / what are mmx register and where used? which different from xmm register ?**

**ما هي سجلات مكس وأين تستخدم؟ والتي تختلف عن تسجيل شم**

**Sol / MMX** technology was added onto the Pentium processor by Intel to improve the performance of advanced multimedia and communications applications. The eight 64-bit MMX registers support special instructions called SIMD

XMM rigisterThe x86 architecture also contains eight 128-bit registers called XMM registers. They are used by streaming SIMD extensions to the instruction set.

تمت إضافة تقنية مكس على معالج بنتيوم من إنتيل لتحسين أداء تطبيقات الوسائط المتعددة والاتصالات المتقدمة. وتسجل سجلات مكس الثمانية 64 بت تعليمات خاصة تسمى سيمد

شم ريجيسترث يحتوي العمارة x86 أيضا ثمانية سجلات 128 بت دعا سجلات شم. يتم استخدامها من خلال تدفق امتدادات سيمد إلى مجموعة التعليمات.

Q7/ whate are the different between hardwired and microprorammer?

ما الفرق بين هاردويرد و ميكروبروغرامد؟

SOL/



SOL Q8/ يأخذ الحل من جواب السؤال ال(7)

SOL Q9/

1-**Direct mode address عنوان الوضع المباشر**: the operand of instruction represent address of the memory location that holds the operand يمثل مسار التعليمات عنوان موقع الذاكرة الذي يحمل المعامل

2-**Back side bus** الجانب الخلفي حافلة: a microprocessor bus that connects the cpu to level 2 cash, typically aback side bus runs at faster clock speed than to front side bus that connects cpu to main memory

الناقل الصغير الذي يربط وحدة المعالجة المركزية إلى مستوى 2 النقدية، وعادة ما تفتح الجانب الحافلات يعمل بسرعة أسرع على مدار الساعة من الحافلة الأمامية التي تربط وحدة المعالجة المركزية إلى الذاكرة الرئيسية

3-**Local descriptor table ( LDT)جدول الوصف المحلي (لدت)** : in the multi- segment model , each task or program is given its own table of segment descriptors , called a local descriptor table (LDT).

في نموذج متعدد القطاعات، يتم إعطاء كل مهمة أو برنامج جدول خاص بها لوصفات القطاعات، يسمى جدول واصف محلي (لدت).

4-**Fetch operands جلب العمليات**: If the instruction uses an input operand located in memory, the control unit uses a read operation to retrieve the operand and copy it into internal registers

إذا كانت التعليمات تستخدم عامل إدخال موجود في الذاكرة، فإن وحدة التحكم تستخدم عملية قراءة لاسترداد المعامل ونسخه في السجلات الداخلية

5-**Paging الترحيل**: is important solution to vexing problem software and hardware designer

هو الحل المهم لبرامج مشكلة فيكسينغ ومصمم الأجهزة

6-**Op-code field حقل التعليمات البرمجية**: any instruction issued by the processor must carry at least two type of information.أي تعليمات يصدرها المعالج يجب أن تحمل نوعين على الأقل من المعلومات.

7-**Latencyوقت الإستجابة** : is defined as the time interval between the request for information and access to the first bit of that information.

: تعرف بأنها الفاصل الزمني بين طلب المعلومات والدخول إلى البتة الأولى من تلك المعلومات

8-**Store output operand** قم بتخزين مخرجات التشغيل: if the output operand in memory the control unit uses a write operation to store data.

إذا كان الإخراج المعامل في الذاكرة وحدة التحكم يستخدم عملية الكتابة لتخزين البيانات.

9-**GDT** : in the flag segmentation model at least two segments are required one for code and one for data each segment is defined by by a segment descriptor , a 64 bit called glopal dedcriptor table (GDT).

في نموذج تجزئة العلم لا بد من شريحتين على الأقل لرمز واحد وواحد للبيانات التي يحددها كل قطاع بواسطة واصف قطاع، وهو 64 بت يدعى الجدول المعياري غلوبال (غت).

10-**One and half –address instructionواحد ونصف-تعليمات التعليمات** : take the form operation dd1, add2, one refers to a register and other refers to memory and vice versa.

واتخاذ عملية شكل dd1، add2، يشير واحد إلى سجل وغيرها يشير إلى الذاكرة والعكس بالعكس

11-**Break point interrupt كسر نقطة المقاطعة**: when a break point inserted the system executes the instructions up to the break point and then goes to break point procedure.عندما يتم إدخال نقطة كسر النظام ينفذ تعليمات تصل إلى نقطة الانقطاع ثم يذهب إلى كسر نقطة الإجراء.

12-**Microprocessor المعالج *is an electronic circuit that functions as the central processing unit (CPU) of a computer, providing computational control*. Microprocessors are also used in other advanced electronic systems, such as computer printers, automobiles, and jet airlinersهي الدائرة الإلكترونية التي تعمل بمثابة وحدة المعالجة المركزية (بو) من جهاز كمبيوتر، وتوفير التحكم الحاسوبي. وتستخدم المعالجات الدقيقة أيضا في أنظمة إلكترونية متقدمة أخرى، مثل طابعات الحاسوب والسيارات وطائرات الطائرات النفاثة**

**13-** the Instruction Set Architecture (ISA)هندسة مجموعة التعليمات (عيسى): - or Machine Level, consists of the machine language recognized by the particular architecture of the computer system

أو مستوى الجهاز، ويتكون من لغة الجهاز المعترف بها من قبل بنية معينة من نظام الكمبيوتر

14- the Digital Logic Levelمستوى المنطق الرقمي:- is where we find the physical components of the computer system: the gates and wires

حيث نجد المكونات الفيزيائية لنظام الكمبيوتر: البوابات والأسلاك

15- EFLAGS Register تسجيل إفلاغس

**The EFLAGS (or just Flags) register consists of individual binary bits that control the operation of the CPU or reflect the outcome of some CPU operation**

**يتكون سجل إفلاغس (أو الأعلام فقط) من البتات الثنائية الفردية التي تتحكم في تشغيل وحدة المعالجة المركزية أو تعكس نتائج بعض عمليات وحدة المعالجة المركزية**

**16- Instruction Execution Cycleدورة تنفيذ التعليمات : asequence of individual operations**

**That divide by The execution of a single machine instruction**

**تسلسل العمليات الفردية**

**هذا الانقسام بواسطة تنفيذ تعليمات الجهاز واحد**

**SOL Q10/**

In this figure, ***the segment limit*** is 0040.في هذا الرقم، الحد القطاعي هو 0040

The access field contains bits that determine how the segment can be used. All modern operating systems based on x86 architecture use the flat segmentation model.يحتوي حقل الوصول على بتات تحدد كيفية استخدام الشريحة. جميع أنظمة التشغيل الحديثة على أساس العمارة x86 استخدام نموذج تجزئة مسطحة.

Figure 3–3: Flat Segmentation Model.الشكل 3-3: نموذج تجزئة مسطحة.



**Q11 / how can X86 processor access to the memory in real address mode ?**

**كيف يمكن الوصول إلى المعالج X86 إلى الذاكرة في وضع العنوان الحقيقي؟**

**Sol \** In real-address mode, an x86 processor can access 1,048,576 bytes of memory (1 MByte) using 20-bit addresses in the range 0 to FFFFF hexadecimal

في وضع العنوان الحقيقي، يمكن للمعالج x86 الوصول إلى 1،048،576 بايت من الذاكرة (1 ميجابايت) باستخدام عناوين 20 بت في النطاق 0 إلى ستففاسيمال فففف

Q12/ **how can X86 processor access to the memory in** Multi-Segment Model?كيف يمكن الوصول إلى المعالج X86 إلى الذاكرة في متعدد شريحة النموذج؟

SOL/

In the multi-segment model, each task or program is given its own table of segment descriptors, called a local descriptor table (LDT). Each descriptor points to a segment, which can be distinct from all segments used by other processes For example, the segment beginning at 3000 has size 2000 hexadecimal, which is computed as (0002 x 1000 hexadecimal). The segment beginning at 8000 has size A000 hexadecimal.

في النموذج متعدد القطاعات، يتم إعطاء كل مهمة أو برنامج الجدول الخاص بها من واصف المقطع، يسمى جدول واصف المحلي (لدت). يشير كل واصف إلى شريحة، والتي يمكن أن تكون متميزة عن جميع القطاعات المستخدمة من قبل عمليات أخرى على سبيل المثال، الجزء الذي يبدأ في 3000 حجم 2000 سداسي عشري، والذي يتم حسابه على النحو (0002 × 1000 سداسي عشري). الجزء الذي يبدأ في 8000 لديه حجم A000 الست عشري.

Figure 3-4: Multi-Segment Model.الشكل 3-4: نموذج متعدد القطاعات.



Q13/ **What is Instruction Execution Cycle Steps ?ما هي خطوات دورة تنفيذ التعليمات؟**

**SOL/**

* **Fetch الجلب**
* **decode** فك تشفير
* **execute.**تنفيذ

Q14/ drow A block diagram showing relationships between components that interact during the instruction execution?رسم رسم بياني يوضح العلاقات بين المكونات التي تتفاعل أثناء تنفيذ التعليمات؟

Sol/



Q15/ what are classified based on the

number of operands?ما تصنف على أساس

عدد من العمليات؟

Sol/

1- Three - address instruction : Add R1,R2,R3

2- Two - address instruction : ADD R1,R2

3- One - address instruction: ADD R1

4 - One and half - address instruction:ADD B, R1

5- Zero - address instruction : instructions that use stack operation

Q16/ What is the Addressing modes?ما هي وسائط معالجة

SOL/

1- I :ddmm em demm

eom eim om a ddmm emami u a dam o eom eom u avm et

, oae v e eo eamatI: دم إم ديم

إيم إيم أوم دم إمامي u a دام o إوم أوم أفم إت

، أوي v e يو إمات

2- Indirect mode:الوضع غير المباشر:

The operand of instruction ( a register or a memory location) holds

the (effective) address of the operand .

تشغيل التعليمات (سجل أو مكان الذاكرة) يحمل

(الفعال) عنوان المعامل

Direct mode: the operand of instruction represent address of the

memory location that holds the operand.

الوضع المباشر: المعامل للتعليم يمثل عنوان

موقع الذاكرة الذي يحمل المعامل

3- index mode:وضع الفهرس

the address of the operand is obtained by adding a

constant to the content of a register, called the index register.

يتم الحصول على عنوان المعامل بإضافة a

ثابت لمحتوى السجل، يسمى سجل الفهرس.

4- Relative mode:الوضع النسبي

is the same as indexed addressing except that the program counter

(PC) replaces the index register.

هو نفس العنوان المفهرس باستثناء أن عداد البرنامج

(بيسي) محل سجل الفهرس

5- Autoincrement mode:وضع ترقية تلقائي

uses a register to hold the address of the operand

يستخدم سجل لعقد عنوان المعامل

Q17/ **what the different between L1 and L2 cache ?**

ما يختلف بين L1 و L2 ذاكرة التخزين المؤقت

SOL/



**Q 18/ What are the difference between web browser and microprocessor caches ?**

**ما الفرق بين متصفح الويب ومخازن المعالجات الدقيقة؟**

**Sol /** Processors aren’t the only computer-related component to use a cache. Many software programs, such as Web browsers, also use a cache While a processor’s cache and a browser’s cache are not the same thing, they are conceptually similar. For both components, a cache speeds up access to recently used information.

Web browsers, for example, set up memory and/or disk caches

المعالجات ليست المكون الوحيد المرتبط بالكمبيوتر لاستخدام ذاكرة التخزين المؤقت. العديد من البرامج، مثل متصفحات الويب، أيضا استخدام ذاكرة التخزين المؤقت في حين أن ذاكرة التخزين المؤقت للمعالج وذاكرة التخزين المؤقت للمتصفح ليست هي نفس الشيء، فهي مشابهة من الناحية النظرية. لكل من المكونات، ذاكرة التخزين المؤقت يسرع الوصول إلى المعلومات المستخدمة مؤخرا.

فعلى سبيل المثال، تقوم متصفحات الويب بإعداد ذاكرة التخزين المؤقت و / أو القرص

Q19/ Q19//discuss the following sentence cache memory in its various forms plays a particularly important role in processor ’s performance?مناقشة الجملة التالية ذاكرة التخزين المؤقت في أشكاله المختلفة تلعب دورا هاما بشكل خاص في أداء المعالج؟

SOL/

Sol//In addition to working with the main memory, processors also work with a special type of high-speed memory referred to as cache (pronounced cash). In fact, most of the time processors work directly with various types of cache memory and this cache memory, in turn, works with the main memory. Essentially, the cache memory acts as a high-speed buffer in between the processor and main memory, shuffling data into the processor as it needs it, or requests it. As a result, the processor takes advantage of the high-speed cache memory and therefore works faster, which, in turn, makes the computer that the processor drives, operate faster. Figure 5-1 illustrates the concept .

بالإضافة إلى العمل مع الذاكرة الرئيسية، والمعالجات أيضا العمل مع نوع خاص من الذاكرة عالية السرعة يشار إلى ذاكرة التخزين المؤقت (وضوحا النقدية). في الواقع، معظم المعالجات الوقت تعمل مباشرة مع أنواع مختلفة من ذاكرة التخزين المؤقت وهذه الذاكرة المؤقتة، بدوره، يعمل مع الذاكرة الرئيسية. في الأساس، ذاكرة التخزين المؤقت بمثابة عازلة عالية السرعة بين المعالج والذاكرة الرئيسية، خلط البيانات في المعالج كما يحتاج إليها، أو يطلب ذلك. ونتيجة لذلك، فإن المعالج يستفيد من ذاكرة التخزين المؤقت عالية السرعة، وبالتالي يعمل بشكل أسرع، والذي، بدوره، يجعل جهاز الكمبيوتر الذي يعمل المعالج، تعمل بشكل أسرع. ويوضح الشكل 5-1 هذا المفهوم.

Q20/ the L2cach is location in different places on different processors. What are these location ?what are the bus of each one ?which one is the best and why?

و L2cach هو موقع في أماكن مختلفة على معالجات مختلفة. ما هي هذه المواقع؟ ما هي الحافلة من كل واحد؟ أي واحد هو أفضل ولماذا؟

SOL/

The L2 cache is located in different places on different processors. Some processors have the L2 cache integrated into the main chip itself, others have L2 cache on the circuit board that holds the processor, and still others work with L2 cache that’s separate from the processor on the computer’s motherboard. On newer systems, however, where the L2 cache is located on a daughter card, such as most Pentium II and Pentium IIIs, or in the processor itself, as with the Celeron A, K6-3, and some mobile Pentium IIs (sometimes called Pentium II PEs, for performance enhanced) and … the speed of the processor-to-L2 cache connection. So with a 500MHz processor, the connection to the L2 cache also runs at 500MHz. The faster your processor is, the more important it is to have a reasonable amount of L2 cache. In fact, without the proper amount of L2 cache, a processor often sits idle, "wasting cycles" as they say, which means your computer is not running as fast it can. تقع ذاكرة التخزين المؤقت L2 في أماكن مختلفة على معالجات مختلفة. بعض المعالجات لديها ذاكرة التخزين المؤقت L2 دمجها في الشريحة الرئيسية نفسها، والبعض الآخر لديه ذاكرة التخزين المؤقت L2 على لوحة الدوائر الكهربائية التي تحمل المعالج، والبعض الآخر لا يزال يعمل مع ذاكرة التخزين المؤقت L2 وهذا منفصل عن المعالج على اللوحة الأم للكمبيوتر. على الأنظمة الأحدث، ومع ذلك، حيث توجد ذاكرة التخزين المؤقت L2 على بطاقة ابنة، مثل معظم بنتيوم الثاني وبنتيوم الثالث، أو في المعالج نفسه، كما هو الحال مع سيليرون A، K6-3، وبعض المحمول بنتيوم الثاني (تسمى أحيانا بنتيوم الثاني بيس، لأداء معزز) و ... سرعة المعالج إلى L2 ذاكرة التخزين المؤقت اتصال. حتى مع معالج 500MHZ، والاتصال إلى ذاكرة التخزين المؤقت L2 يعمل أيضا في 500MHZ. أسرع المعالج الخاص بك هو، والأهم من ذلك هو أن يكون مبلغ معقول من ذاكرة التخزين المؤقت L2. في الواقع، دون كمية مناسبة من ذاكرة التخزين المؤقت L2، المعالج غالبا ما يجلس الخمول، "إضاعة دورات" كما يقولون، مما يعني أن جهاز الكمبيوتر الخاص بك لا يعمل بأسرع ما يمكن.

Q21/ why interrupt can be masked ? what is the action taken when maskable interrupt

Activated?

لماذا المقاطعة يمكن ملثمين؟ ما هو الإجراء الذي اتخذ عندما مقاطعة قابل للقناع

مفعل؟

SOL/

If the interrupts are disabled using clear interrupt Flag instruction, the microprocessor

will not get interrupted even if INTR is activated. That is, INTR can be masked. INTR is a non

vectored interrupt, which means, the 8086 does not know where to branch to service the

interrupt

إذا تم تعطيل المقاطعات باستخدام واضح تعليمات العلم مقاطعة، المعالج

لن تنقطع حتى إذا تم تنشيط إنتر. وهذا هو، إنتر يمكن ملثمين. إنتر هو غير

فيكتوريد المقاطعة، وهو ما يعني، 8086 لا يعرف من أين لفرع لخدمة

قطع

* Complete the current instruction. أكمل التعليمات الحالية.
* Activates INTA output, and receives type Number, say N
* ينشط إخراج إنتا، ويتلقى رقم النوع، ويقول N
* Flag register value, CS value of the return address & IP value of the return address are pushed on to the stack.
* قيمة سجل العلم، يتم دفع قيمة كس لعنوان الإرجاع وقيمة إب لعنوان الإرجاع إلى المكدس.
* IP value is loaded from contents of word location N x 4.
* يتم تحميل قيمة إب من محتويات موقع كلمة N × 4.
* CS is loaded from contents of the next word location.
* cs يتم تحميلها من محتويات موقع الكلمة التالي.
* Interrupt Flag and trap Flag are reset to 0.
* يتم إعادة تعيين المقاطعة العلم والفخ العلم إلى 0.

Q22/ **what is hardware interrupt ? what are the primary sources of interrupt and primary chip in this type ? drown a block Diagram of 8086 interrupt for this type only**

**ما هو المقاطعة الأجهزة؟ ما هي المصادر الأساسية للقطاعة الرئيسية والرقاقة في هذا النوع؟ غرق كتلة مخطط 8086 المقاطعة لهذا النوع فقط**

**Sol /** Hardware is service on priority basis is given a priority level by assign it a type number.

The primary sources of interrupts, however, are the PCs timer chip, keyboard, serial ports, parallel ports.

يتم إعطاء الأجهزة على أساس الأولوية على مستوى الأولوية من خلال تعيينه رقم النوع.

المصادر الرئيسية للمقاطعات، ومع ذلك، هي جهاز كمبيوتر شخصى رقاقة الموقت، لوحة المفاتيح، المنافذ التسلسلية، المنافذ المتوازية.

-----------------------------------

Q23/ **drown a block Diagram of 8086 interrupt**

غرق كتلة مخطط 8086 المقاطعة

SOL/

الرسم با السؤال السابق كاملا

Q24 / what is programmable interrupt controller chip ? drown how a typical pc

uses device to provide interrupt inputs ?

ما هو برمجة رقاقة تحكم المقاطعة؟ يغرق كيف جهاز كمبيوتر نموذجي

يستخدم الجهاز لتوفير المدخلات المقاطعة

sol / The 8259A programmable interrupt controller chip accepts interrupts from up to eight

different devices.

رقاقة تحكم المقاطعة 8259A برمجة يقبل المقاطعات من ما يصل إلى ثمانية

أجهزة مختلفة

A typical PC uses two of these devices to provide 15 interrupt inputs (seven on the master PIC

with the eight input coming from the slave PIC to process its eight inputs)7. The sections

following this one will describe the devices connected to each of those inputs.

Q / What are the difference between web browser and microprocessor caches ?

جهاز كمبيوتر نموذجي يستخدم اثنين من هذه الأجهزة لتوفير 15 مدخلات المقاطعة (سبعة على الموافقة المسبقة عن علم سيد

مع المدخلات الثمانية القادمة من الرقيق الموافقة المسبقة عن علم لمعالجة المدخلات الثمانية) 7. الأقسام

بعد هذا واحد سوف تصف الأجهزة المتصلة بكل من تلك المدخلات.

س / ما الفرق بين متصفح الويب ومخازن المعالجات الدقيقة؟

Sol / Processors aren’t the only computer-related component to use a cache. Many software programs, such as Web browsers, also use a cache While a processor’s cache and a browser’s cache are not the same thing, they are conceptually similar. For both components, a cache speeds up access to recently used information. Web browsers, for example, set up memory and/or disk caches

***المعالجات ليست المكون الوحيد المرتبط بالكمبيوتر لاستخدام ذاكرة التخزين المؤقت. العديد من البرامج، مثل متصفحات الويب، أيضا استخدام ذاكرة التخزين المؤقت في حين أن ذاكرة التخزين المؤقت للمعالج وذاكرة التخزين المؤقت للمتصفح ليست هي نفس الشيء، فهي مشابهة من الناحية النظرية. لكل من المكونات، ذاكرة التخزين المؤقت يسرع الوصول إلى المعلومات المستخدمة مؤخرا. فعلى سبيل المثال، تقوم متصفحات الويب بإعداد ذاكرة التخزين المؤقت و / أو القرص***

***Sajad AL-hassnawy***